

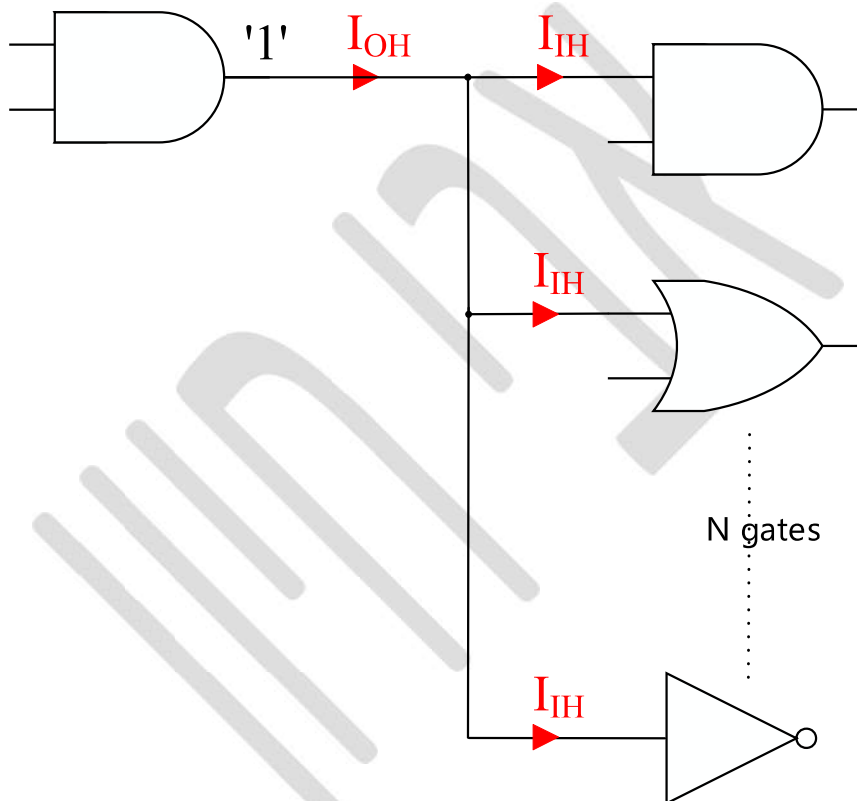
## FAN OUT

מספר הרכיבים הלוגיים המקסימליים שניתן לחבר למוצא רכיב לוגי עבור כל משפחה לוגית יש התייחסות שונה לחישוב.

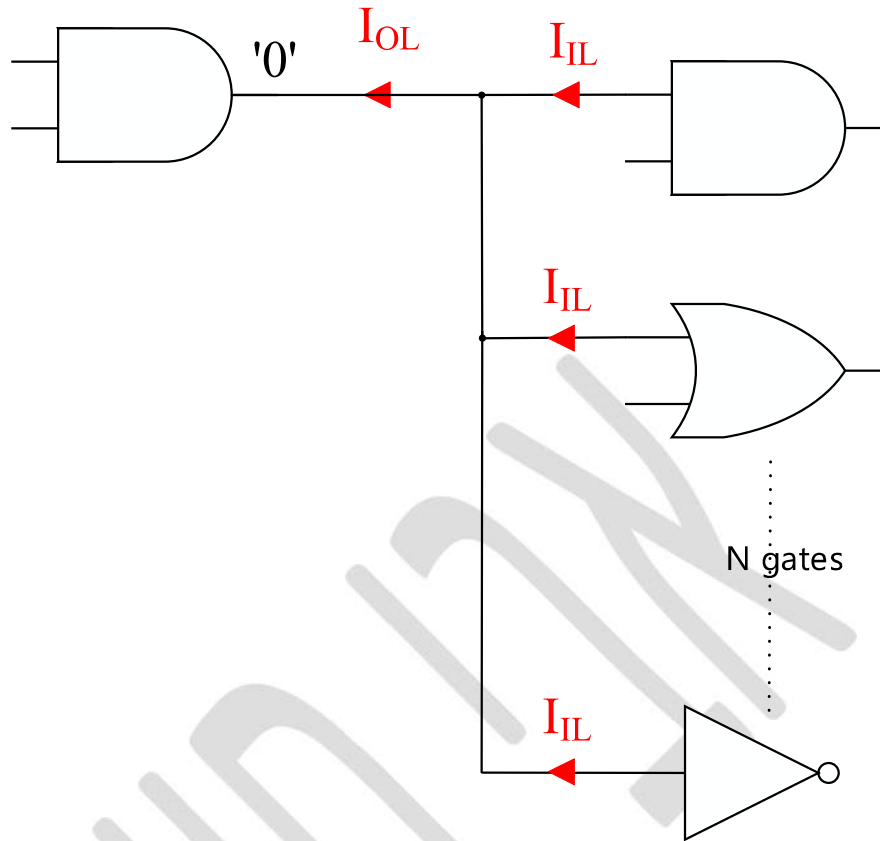
עבור שערי TTL

החישוב הוא לפי זרמי מוצא וכניסה במצב '0' לוגי ו-'1' לוגי

## מצב '1' לוגי



$$Fan\ Out('1') = \frac{I_{OH}}{I_{IH}}$$



$$Fan\ Out('0') = \frac{I_{OL}}{I_{IL}}$$

Fan Out הכללי מחושב לפי הערך הקטן המחושב במצב '1' ו-'0' לוגי

$$Fan\ Out = \min(Fan\ Out('1'), Fan\ Out('0'))$$

## שערי CMOS

זרם הכניסה של שער CMOS במצב הסטטי שואף ל-0, לכן חישוב *Fan Out* מחושב במצבי המעבר של הרכיב הלוגי. במצבי המעבר קיבולי הכניסה של הרכיבים הלוגים צריכים להיטען ממצב אחד לשני ולכן *Fan Out* תלוי בקיבולי הכניסה של שערי הכניסה, בזמני המצבים הלוגים ובזרם המוצא של הרכיב הלוגי.

ככל שנחבר יותר שערים לוגים, קיבול המוצא יגדל והזמן טעינה ופריקה יהיו יותר גדולים. לכן אם המעגל פועל בתדר גבוה, יכול להיות מצב שבו השער לא יעבור ממצב לוגי אחד לשני.

נבדוק בדוגמה הבאה עבור שער מהפך *cd4069* את אות המוצא

1. עבור תדרים שונים עם קיבול ידוע במוצא.
2. עבור תדר קבוע ועם מספר שערי מהפך המחוברים למוצא השער.

נתוני הרכיב:

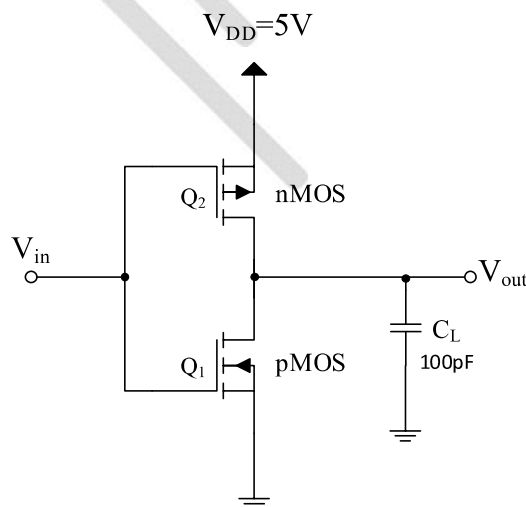
- קיבול כניסה

$C_{IN}$	Input capacitance	Any input	10	15	pF
----------	-------------------	-----------	----	----	----

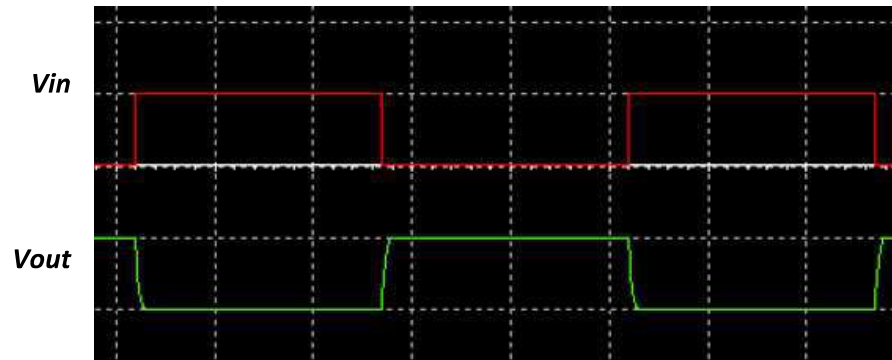
- זרם כניסה של בערך  $1mA$  במצב '1' ו-'0' לוגי
- מתחי כניסה:  $V_{IL}$ ,  $V_{IH}$

$V_{L}$	Input low voltage	$V_O = 4.5 V, V_{DD} = 5 V, \text{all temperatures}$	1	V
		$V_O = 9 V, V_{DD} = 10 V, \text{all temperatures}$	2	
		$V_O = 13.5 V, V_{DD} = 15 V, \text{all temperatures}$	2.5	
$V_{H}$	Input high voltage	$V_O = 0.5 V, V_{DD} = 5 V, \text{all temperatures}$	4	V
		$V_O = 1 V, V_{DD} = 10 V, \text{all temperatures}$	8	
		$V_O = 1.5 V, V_{DD} = 15 V, \text{all temperatures}$	12.5	

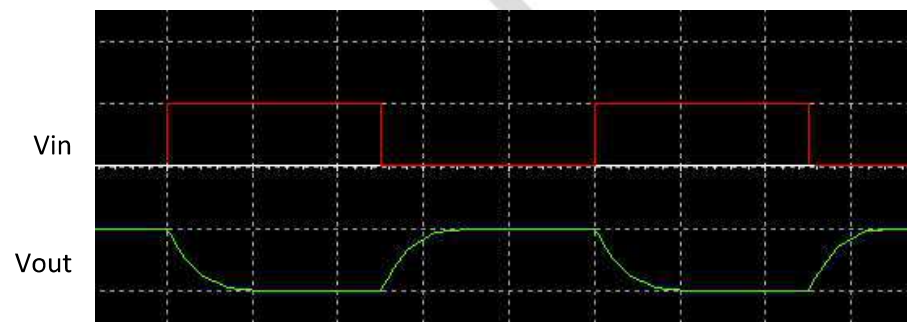
תגובה עבור תדרים שונים עם קיבול של 10 שערים בעלי קיבול של  $10pF$ .



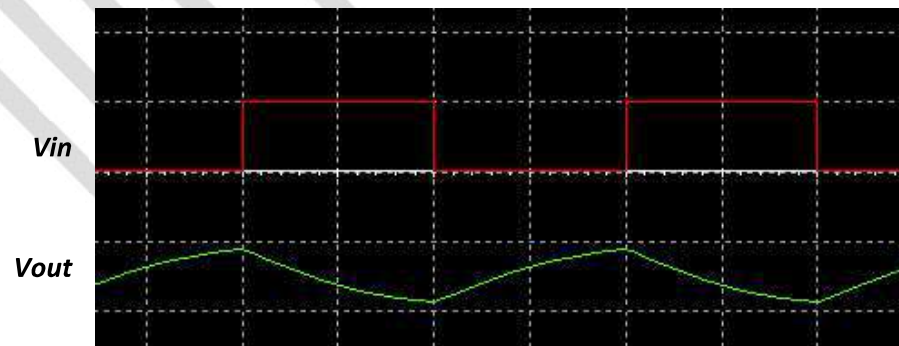
תדר כניסה של 100KHz



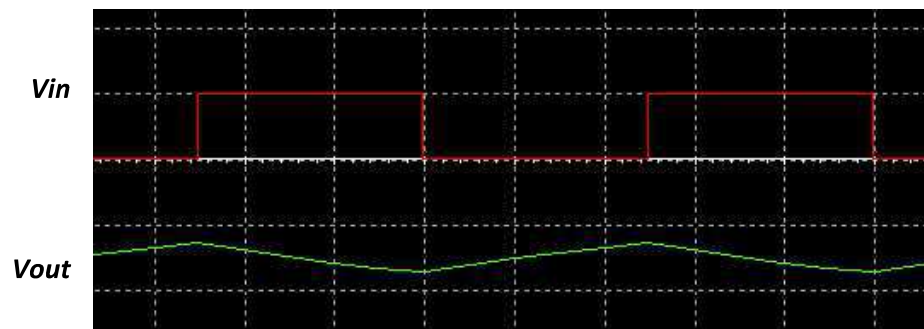
תדר כניסה של 1MHz



תדר כניסה של 5MHz



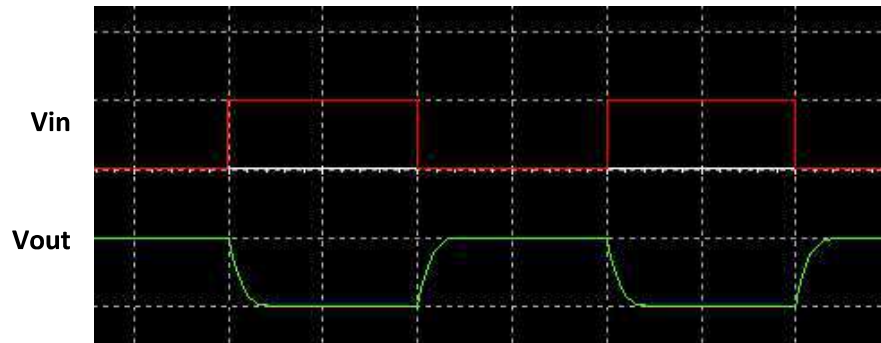
תדר כניסה של 10MHz



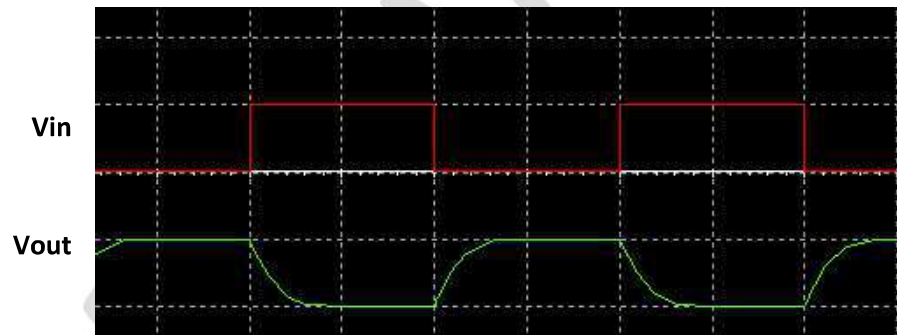
בתדר גבוה נקבל אות מוצא בעל רמות מתח לא רצויות

תגובה עבור תדר קבוע  $5\text{MHz}$  ועם מספר שערי מהפך המחברים למוצא השער.

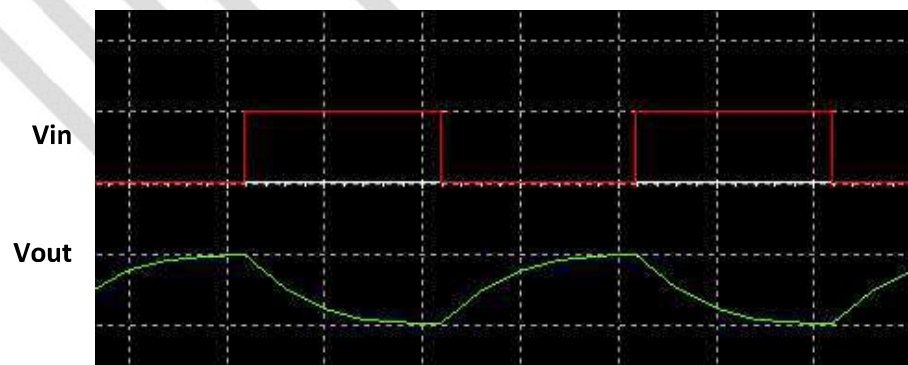
שער אחד עם קיבול של  $10\text{pF}$



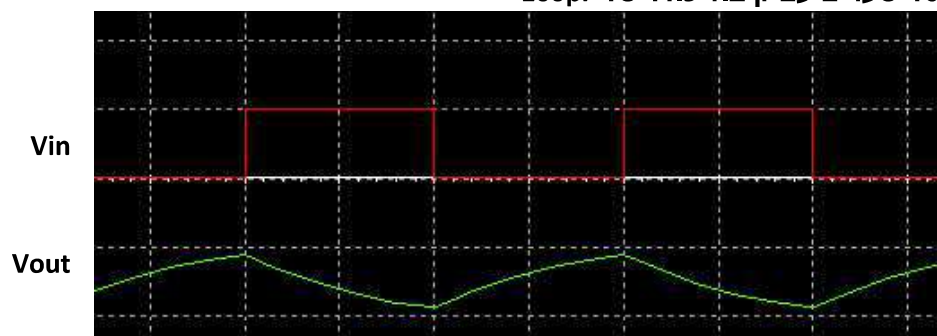
2 שערים עם קיבול כולל של  $20\text{pF}$



5 שערים עם קיבול כולל של  $50\text{pF}$



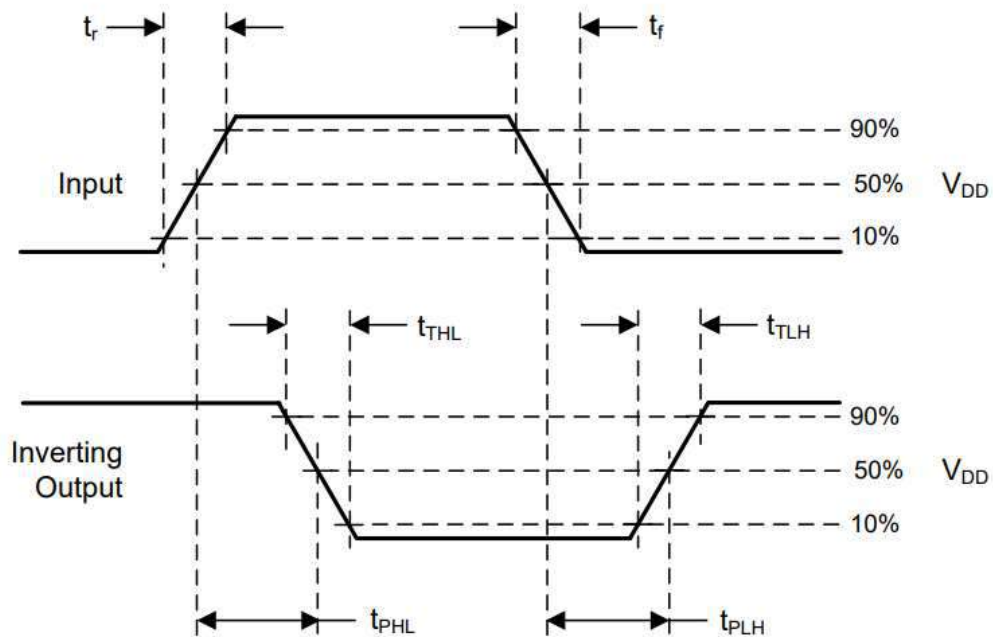
10 שערים עם קיבול כולל של  $100\text{pF}$



בחיבור מספר שערים גדול נקבל אות מוצא בעל רמות מתח לא רצויות.

## זמני השהיות

מדפי מפרט של שער מהפך CMOS (CD4069) נקבל את צורות הגלים הבאה:



rise time-  $t_r$  : זמן עליית אות הכניסה מ-10% עד 90% מהערך המכסימלי

fall time-  $t_f$  : זמן ירידת אות הכניסה מ-90% עד 10% מהערך המכסימלי

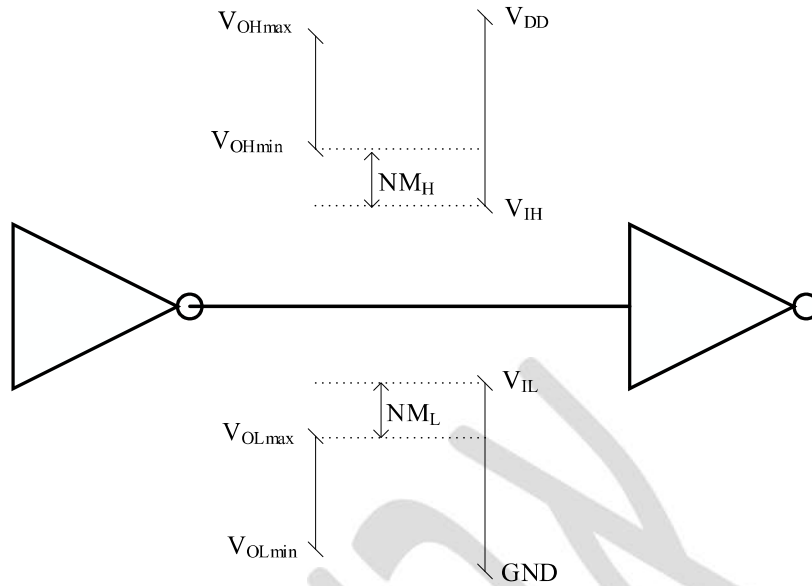
Transition time -  $t_{THL}$  : זמן ירידת אות המוצא מ-90% עד 10% מהערך המכסימלי

Transition time -  $t_{TLH}$  : זמן עליית אות המוצא מ-10% עד 90% מהערך המכסימלי

falling propagation delay time - ( $t_{pdf}$ )  $t_{PHL}$  : זמן השהייה בין השינוי מ-'0' ל-'1' לוגי בכניסה עד לשינוי המוצא. ( השינוי מוגדר כ-50% מהאות המקסימלי)

rise propagation delay time - ( $t_{pdr}$ )  $t_{PLH}$  : זמן השהייה בין השינוי מ-'1' ל-'0' לוגי בכניסה עד לשינוי המוצא. ( השינוי מוגדר כ-50% מהאות המקסימלי)

## רמות לוגיות וחסיונות לרעש



### רמה לוגית גבוהה – H

$V_{OHmax}$  – מתח המוצא המכסימלי במצב גבוה

$V_{OHmin}$  – מתח המוצא המינימלי במצב גבוה (מוגדר כ-  $V_{OH}$ )

$V_{IH}$  – מתח הכניסה המינימלי שהשער מזהה כ- '1' לוגי

$NM_H$  – חסיונות לרעש במצב גבוה.  $NM_H = V_{OHmin} - V_{IH}$

### רמה לוגית נמוכה – L

$V_{OLmax}$  – מתח המוצא המכסימלי במצב נמוך (מוגדר כ-  $V_{OL}$ )

$V_{OLmin}$  – מתח המוצא המינימלי במצב נמוך

$V_{IL}$  – מתח הכניסה המכסימלי שהשער מזהה כ- '0' לוגי

$NM_L$  – חסיונות לרעש במצב נמוך.  $NM_L = V_{IL} - V_{OLmax}$

### חסיונות לרעש כללית – NM (Noise Margins)

$$NM = \min(NM_H, NM_L)$$